

3.1 Introducción

UNIDAD III: CONVERTIDORES DAC-ADC

3.1 Conversión Digital – Analógica (DAC).

3.2 Circuitos Convertidores D/A.

3.3 Especificaciones de un DAC.

3.4 Aplicación de un DAC.

3.5 Conversión Analógica – Digital.

3.6 Métodos de Conversión A/D (Rampa Digital, Aprox. Sucesivas, Flash)

3.7 Adquisición de Datos.

3.8 Circuitos de Muestreo y Retención (Sample & Hold)

3.9 Aplicaciones de los Convertidores (Voltímetro Digital, Osciloscopio con Memoria, DSP)

En electrónica existen dos maneras de representar el valor numérico de las cantidades: la analógica y la digital.

- ⊗ **Cantidades analógicas:** pueden variar gradualmente sobre un intervalo continuo de valores.
- ⊗ **Cantidades digitales:** pueden variar en valores discretos dentro de ciertos rangos especificados.

Por esta separación existen dos tipos de sistemas los cuales ocupan estos tipos de cantidades:

- ⊕ **Sistema digital:** es una combinación de dispositivos diseñada para manipular cantidades físicas o información que estén representadas en forma digital.
- ⊕ **Sistema analógico:** es una combinación de dispositivos diseñada para manipular cantidades físicas o información que estén representadas en forma analógica.

Ventajas de las técnicas digitales:

- ⊗ Más fáciles de diseñar.
- ⊗ Facilidad para almacenar información.
- ⊗ Mayor exactitud y precisión.
- ⊗ Programación de la operación.
- ⊗ Menos vulnerabilidad al ruido.
- ⊗ Mayor capacidad de integración.

Limitaciones de las técnicas digitales:

- ⊗ El mundo real es fundamentalmente analógico.
- ⊗ La necesidad de conversión entre formas analógicas y digitales de información aumenta complejidad, costos y tiempo de procesamiento.

Aproximaciones digitales de cantidades que son inherentemente analógicas.

- ⊗ Convertir las entradas analógicas del mundo real a la forma digital.
- ⊗ Procesar la información digital.
- ⊗ Convertir de nuevo las salidas digitales a la forma analógica del mundo real.

La figura 3.1 ilustra los dos procesos de conversión tanto ADC como DAC mostrando los elementos que lo conforman.

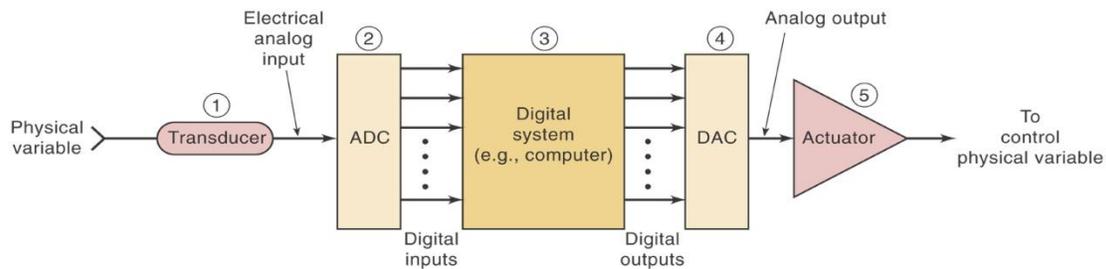


Fig. 3.1 Proceso de Conversión ADC y DAC

Transductor: La variable física como la temperatura, presión, la intensidad de luz, las señales de audio, la velocidad, etc. son cantidades no eléctrica. Un transductor es un dispositivo que convierte estas variables físicas en eléctrica. Algunos de estos transductores son los gal, los termistores, las fotoceldas, los fotodiodos, medidores de flujo, tacómetros, etc. La salida eléctrica del transductor es una corriente o voltaje analógico proporcional a la variable física que esta monitoreando.

Convertidor Analógico-Digital (ADC): La salida eléctrica analógica del transductor sirve como entrada analógica para el ADC, la cual convierte esta entrada en una salida digital. Esta salida consiste de un número de bits que representa el valor de la entrada analógica. Por ejemplo el ADC podría convertir los valores analógicos entre 800 y 1500mV del transductor en valores binarios que varíen desde 01010000(80) hasta 10010110(150). Observe que la salida del transductor es directamente proporcional al voltaje de entrada analógico de tal forma que cada unidad de la salida digital representa 10mV.

Computadora: La representación digital de la variable del proceso se transmite desde el ADC hasta la computadora digital, la cual almacena el valor digital y la procesa de acuerdo con un programa de instrucciones que está ejecutando. El programa realiza cálculos u otras operaciones sobre esta representación digital para obtener una predicción o una salida digital que se utilice en cierto momento para otro proceso u operación.

Convertidor Digital-Analógico (DAC): La salida digital de la computadora se conecta a un DAC, el cual la convierte en un voltaje o corriente analógica proporcional. Por ejemplo, la computadora podría producir una salida digital que varíe 00000000 y 11111111; el DAC convertirá esta salida digital en un voltaje que varíe entre 0 y 10V.

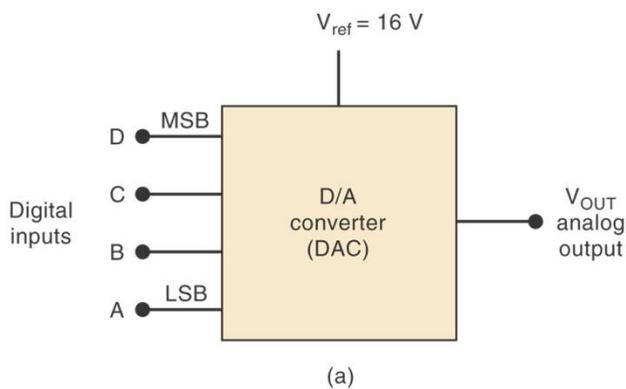
Actuador: La señal analógica del DAC se conecta con frecuencia a un dispositivo o circuito que sirve como actuador para controlar la variable física. Por ejemplo la temperatura del Agua caliente hacia un tanque, el actuador seria una válvula con control eléctrico que regule el flujo de agua caliente hacia el tanque de acuerdo al voltaje analógico proveniente del DAC. La velocidad del flujo

variaría en proporción a este voltaje analógico, en donde 0V no producirían flujo y 10V producirían el máximo flujo.

3.2 Conversión Digital-Analógica (DAC)

En esencia la conversión D/A es el proceso de tomar un valor representado en código digital (como binario directo o BCD) y convertirlo en un voltaje o corriente proporcional al valor digital.

La figura 3.2 muestra el símbolo para un convertidor D/A ordinario de 4 bits. Observe que hay una entrada para una referencia de voltaje V_{ref} . Esta entrada se utiliza para determinar la **salida a escala completa** o valor máximo que puede producir el convertidor D/A. Las entradas digitales D, C, B, A se derivan por lo general del registro de salida de un sistema digital. Los $2^4 = 16$ números binarios distintos representados por estos cuatro bits. Para cada número de entrada, el voltaje de salida del convertidor D/a es un valor único. Para este caso el voltaje de salida V_{SAL} es igual en voltios al número binario. La misma idea se aplicaría si su salida fuera de corriente.



D	C	B	A	V_{OUT}	
0	0	0	0	0	Volts
0	0	0	1	1	
0	0	1	0	2	
0	0	1	1	3	
0	1	0	0	4	
0	1	0	1	5	
0	1	1	0	6	
0	1	1	1	7	
<hr/>					
1	0	0	0	8	
1	0	0	1	9	
1	0	1	0	10	
1	0	1	1	11	
1	1	0	0	12	
1	1	0	1	13	
1	1	1	0	14	
1	1	1	1	15	Volts

Fig. 3.2 DAC de 4 bits con Salida de Voltaje

(b)

En este caso K es el factor de proporcionalidad y es un valor constante para un DAC dado que se conecta a un valor de referencia.

$$V_{salida\ anal\acute{o}gico} = K \times \text{Entrada Digital}$$

$$V_{sal} = 1V \times 12$$

Ejemplo 1: Un DAC de 5 bits tiene una salida de corriente. Para una entrada digital de 10100 se produce una corriente de salida de 10mA. ¿Cuál será el valor de I_{SAL} para una entrada digital de 11101?

Solución: La entrada digital 10100 es igual a 20 en decimal. Como $I_{SAL} = 10\text{mA}$ para este caso, el factor de proporcionalidad debe de ser de 0.5mA para cualquier entrada digital tal como $11101_2 = 29_{10}$ de la siguiente manera:

$$I_{SAL} = (0.5\text{mA}) \times 29$$

$$= 14.5\text{mA}$$

3.2.1 Salida Analógica

La salida de un DAC no es una cantidad analógica ya que puede tomar solo valores específicos como los 16 niveles de voltaje posibles para V_{SAL} en la Figura 3.2 siempre y cuando V_{ref} sea constante. Veremos que el número de distintos valores de salida posibles puede aumentar y la diferencia entre los valores sucesivos puede disminuir si se incrementa el número de bits de entrada permitiendo una salida que sea cada vez más como una salida analógica. En otras palabras la salida del DAC es una cantidad pseudo analógica, es una aproximación a una cantidad analógica autentica.

3.2.2 Pesos de Entrada

Para el DAC de la Figura 3.2 observe que cada entrada digital contribuye con una cantidad distinta para la salida analógica. Las contribuciones de cada entrada digital se ponderan de acuerdo con su posición en el número binario. Por lo tanto A (que es el LSB) tiene una ponderación de 1V; B una ponderación de 2V; C una ponderación de 4V y D (el MSB) la ponderación más grande 8V. De esta manera podemos considerar V_{SAL} como la suma ponderada de las entradas digitales. Por ejemplo para encontrar el valor de V_{SAL} para la entrada digital 0111 podemos sumar las ponderaciones de los bits C, B y A para obtener $4V + 2V + 1V = 7V$.

Ejemplo 2: Encuentre la I_{SAL} para la entrada digital de 11101 del Ejemplo 1 usando las ponderaciones

Solución: Como sabemos del ejemplo 1 el factor de proporcionalidad es de 0.5mA entonces la suma de las ponderaciones quedaría de la siguiente manera:

1	1	1	0	1		16(0.5mA)	+	8(0.5mA)	+	4(0.5mA)	+	2(0.5mA)	+	1(0.5mA)
↓	↓	↓	↓	↓										
16	8	4	2	1		8	+	4	+	2	+	0	+	0.5
14.5mA														

Ejercicio 1: Un convertidor D/A de 5 bits produce un $V_{SAL} = 0.2V$ para una entrada digital de 00001. Encuentre el valor de V_{SAL} para una entrada de 11111.

3.2.3 Resolución

La resolución de un convertidor D/A se define como el cambio más pequeño que puede producir en la salida analógica como resultado en la entrada digital. En la figura 3.2 podremos observar que la resolución es de 1V ya que V_{SAL} puede cambiar por no más de 1V cuando cambia el valor de la entrada digital. La resolución es igual a la ponderación del LSB y también se le conoce como **Tamaño del Escalón** ya que es la cantidad que cambiara V_{SAL} a medida que cambie el valor de entrada digital de un intervalo al siguiente. Esto se ilustra mejor en la Figura 3.3 en donde las salidas de un contador de 4 bits proporcionan las entradas de nuestro DAC. A medida que el contador avanza a través de sus 16 estados mediante la señal de reloj, la salida del DAC es una forma de onda tipo escalera que avanza 1V en cada escalón.

Cuando el contador se encuentra en 1111, la salida del DAC se encuentra en su valor máximo de 15V, esta es la **salida a plena escala**. La resolución es lo mismo que el factor de proporcionalidad.

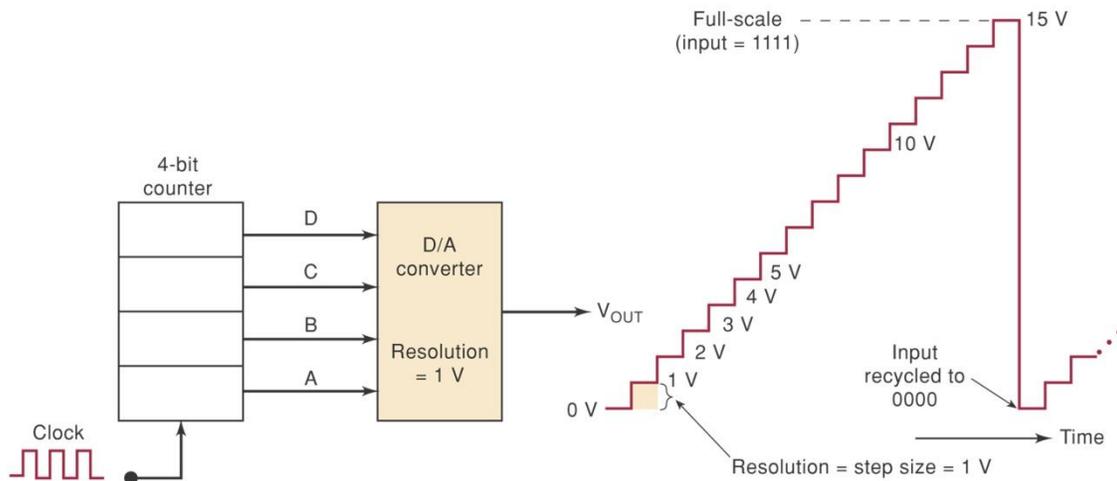


Fig. 3.3 Formas de Ondas de Salida de un DAC

Otra interpretación de la resolución sería: $K = \frac{A_{fs}}{2^n - 1}$, donde A_{fs} es la salida analógica a plena escala y n es el número de bits.

3.2.4 Resolución Porcentual

Es el porcentaje de salida a escala completa. Para ilustrar esto, el DAC de la figura 3.3 tiene una salida a escala completa de 15V (cuando la entrada es de 1111). El tamaño del escalón es de 1V, lo cual nos proporciona una resolución porcentual de:

$$\begin{aligned} \text{\% de resolución} &= \frac{\text{tamaño del escalón}}{\text{Escala completa (FS)}} \times 100\% \\ &= \frac{1\text{V}}{15\text{V}} \times 100\% = 6.67\% \end{aligned}$$

Ejemplo 3: Un DAC de 10 bits tiene un tamaño de escalón de 10mV. Determine el voltaje de salida a plena escala y la resolución porcentual.

Solución: Con 10 bits habría $2^{10} - 1 = 1023$ intervalos de 10mV cada uno. Por lo tanto la salida a escala completa sería de $10\text{mV} \times 1023 = 10.23\text{V}$ entonces

$$\text{\% de resolución} = \frac{10\text{mV}}{10.23\text{V}} \times 100\% = 0.1\%$$

NOTA: El porcentaje de resolución se vuelve más pequeño a medida que aumenta el número de bits de entrada.

3.3 Circuitos Convertidores

Examinaremos varios esquemas básicos para ver las generalidades de los DACs pero no es tan importante conocerse todos estos esquemas detalladamente ya que existen ICs o paquetes encapsulados que no requieren ningún conocimiento para su funcionamiento. La figura 3.4a muestra el circuito básico para un DAC de 4 bits A, B, C y D son entradas binarias que asumen valores de 0 o de 5V.

El amplificador operacional se emplea como amplificador sumador, el cual produce la suma ponderada de estos voltajes de entrada. Recordemos que el amplificador sumador multiplica cada voltaje de entrada por la relación entre la resistencia de retroalimentación R_F y la correspondiente resistencia de entrada R_{ENT} . En este circuito $R_F = 1\text{K}\Omega$ y las resistencias de entrada varían de 1 a $8\text{K}\Omega$. Como la entrada **D** tiene $R_F = 1\text{K}\Omega$, el amplificador sumador pasa el voltaje en D sin atenuación. Como la entrada **C** tiene $R_F = 2\text{K}\Omega$, se atenua por $1/2$. De manera similar la entrada **B** se atenua por $1/4$ y la entrada **A** por $1/8$. Por lo tanto la salida del amplificador puede expresarse como:

$$V_{SAL} = -(V_D + 1/2V_C + 1/4V_B + 1/8V_A)$$

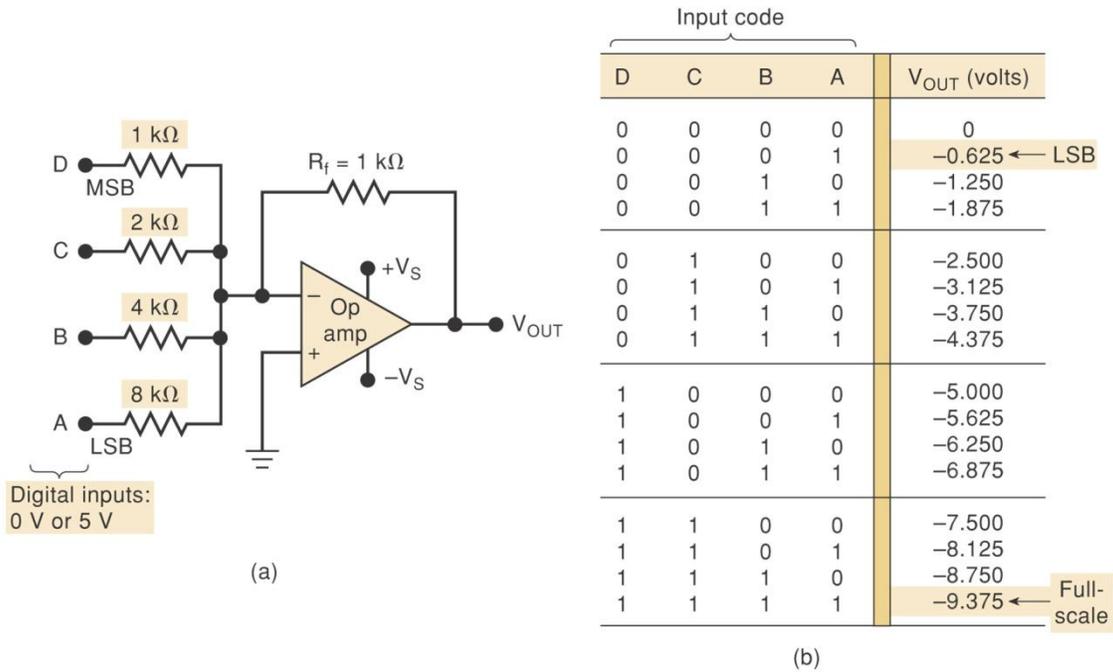


Fig. 3.4 Circuito DAC

Por ejemplo si la entrada digital es 1010 entonces el voltaje de salida va a ser igual a:

$$V_{SAL} = -(5V + 0V + 1/4 \times 5V + 0V)$$

$$= -6.25V$$

El signo negativo está presente debido a que el amplificador sumador es un amplificador inversor de polaridad, lo cual no es importante aquí. Es evidente que la salida del amplificador sumador es un voltaje analógico que representa una suma ponderada de las entradas digitales, como se muestra en la tabla de la Figura 3.3b. La resolución de este convertidor D/A es igual a la ponderación del LSB que viene siendo $1/8 \times 5V = 0.625V$.

3.3.1 Precisión en la Conversión

La precisión del circuito anterior depende de dos factores:

1. La precisión de los valores de resistencias de entrada y de retroalimentación.
2. La precisión de los niveles de voltajes de entrada.

3.3.2 DAC con Salida de Corriente

La figura 3.5a muestra una corriente de salida analógica proporcional a una entrada binaria. El circuito que se muestra es un DAC de 4 bits, el cual utiliza resistencias con ponderación binaria. El

circuito utiliza cuatro rutas de corriente en paralelo, cada una de las cuales se controla mediante un interruptor semiconductor tal como la compuerta de transmisión CMOS. El estado de cada interruptor se controla mediante niveles lógicos en las entradas binarias.

La corriente que fluye a través de cada ruta se determina mediante un voltaje de referencia preciso (V_{REF}) y una resistencia de precisión en la ruta. Las resistencias se ponderan en forma binaria, de manera que las diversas corrientes tendrán ponderación binaria y la corriente total (I_{SAL}) será la suma de las corrientes individuales. La ruta del MSB tiene la resistencia más pequeña, R ; la siguiente ruta tiene el doble de ese valor y así en lo sucesivo. Se puede hacer que la corriente de salida fluya a través de una carga R_L que sea más pequeña que R para que no tenga efecto sobre el valor de la corriente. En teoría R_L debe ser un corto a tierra.

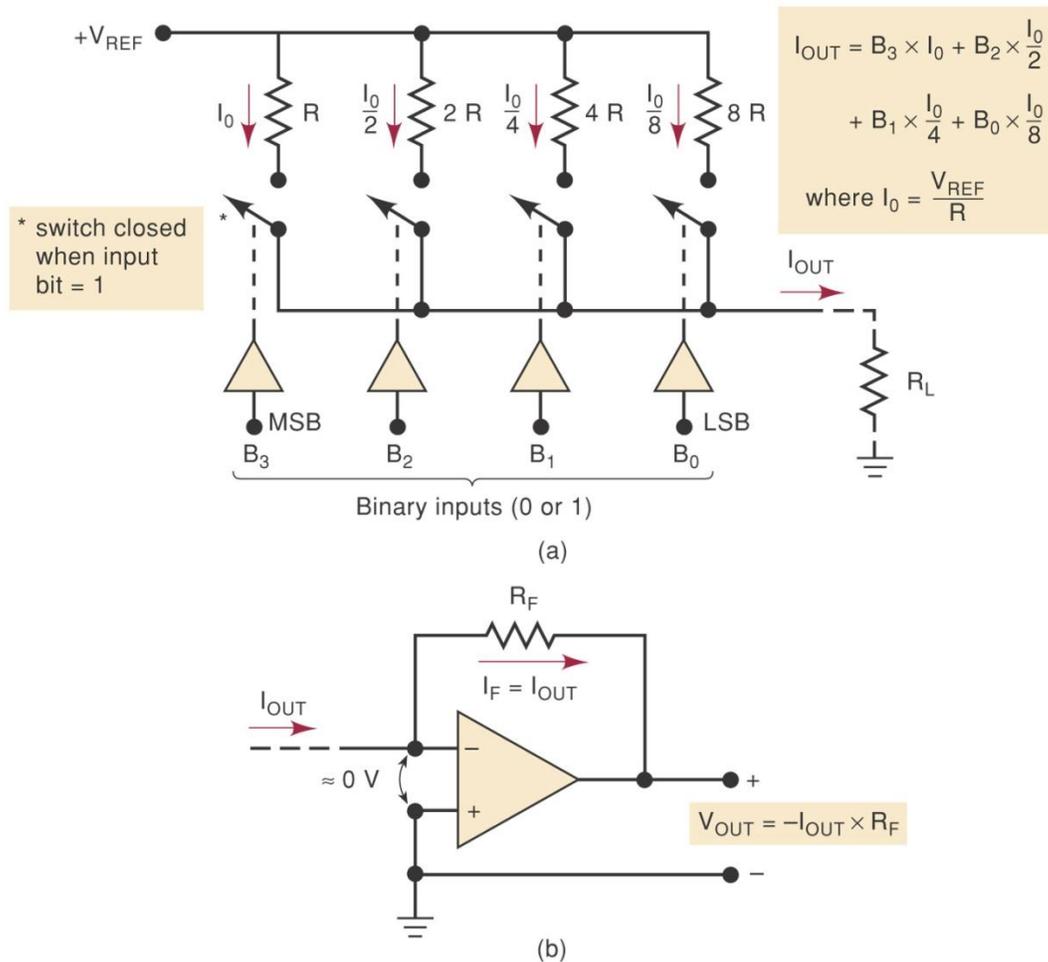


Fig. 3.5 a) DAC con salida de Corriente b) Conectado a un OPAMP convertidor de corriente a voltaje.

Ejemplo 4: Suponga que $V_{REF} = 10V$ y $R = 10K\Omega$. Determine la resolución y la salida a escala completa para este DAC. Suponga que R_L es mucho más pequeño que R .

Solución: $I_{SAL} = V_{REF} / R = 1mA$. Este es el peso del MSB. Las otras tres corrientes serán 0.5, 0.25, 0.125mA. El LSB es de 0.125mA que también viene siendo la resolución.

La salida a escala completa se producirá cuando todas las entradas binarias se encuentren en ALTO, de manera que se cierre cada uno de los interruptores de corriente entonces quedaría:

$$I_{SAL} = 1 + 0.5 + 0.25 + 0.125 = 1.875mA$$

Para que I_{SAL} sea precisa R_L debe ser un corto a tierra. Una manera común de lograr esto es utilizar un amplificador operacional como un convertidor de corriente como se muestra en la Figura 3.5b. Aquí la corriente I_{SAL} del DAC se conecta a la entrada “-“ del amplificador operacional, que se encuentra virtualmente conectada a tierra. La retroalimentación negativa del amplificador operacional hace que fluya una corriente igual a I_{SAL} a través de R_F para producir $V_{SAL} = -I_{OUT} \times R_F$. Por lo tanto, V_{SAL} será un voltaje analógico proporcional a la entrada binaria para el DAC. Esta salida analógica puede controlar sin problema una amplia variedad de cargas.

3.3.3 Red R/2R

Los circuitos DACs que hemos vistos hasta ahora utilizan resistencias con ponderaciones binarias para producir la ponderación apropiada para cada bit. Mientras que este método funciona en teoría, tiene ciertas limitaciones prácticas. El mayor problema es la gran diferencia en los valores de resistencias entre el LSB y el MSB en especial en los DACs de alta resolución (es decir con muchos bits). Por ejemplo si la resistencia del MSB es de $1K\Omega$ en un DAC de 12 bits la resistencia del LSB será mayor de $2M\Omega$. Con la tecnología actual de fabricación de ICs es muy difícil producir valores de resistencias con un amplio intervalo y que mantenga una relación precisa en relación con las variaciones de temperatura.

Por esta razón es preferible tener un circuito que utilicen resistencias que estén muy cercas del valor deseado, por eso es muy utilizado la red de escalera R/2R, en el cual los valores de las resistencias guardan una relación de solo 2 a 1. La figura 3.6 muestra un DAC de este tipo.

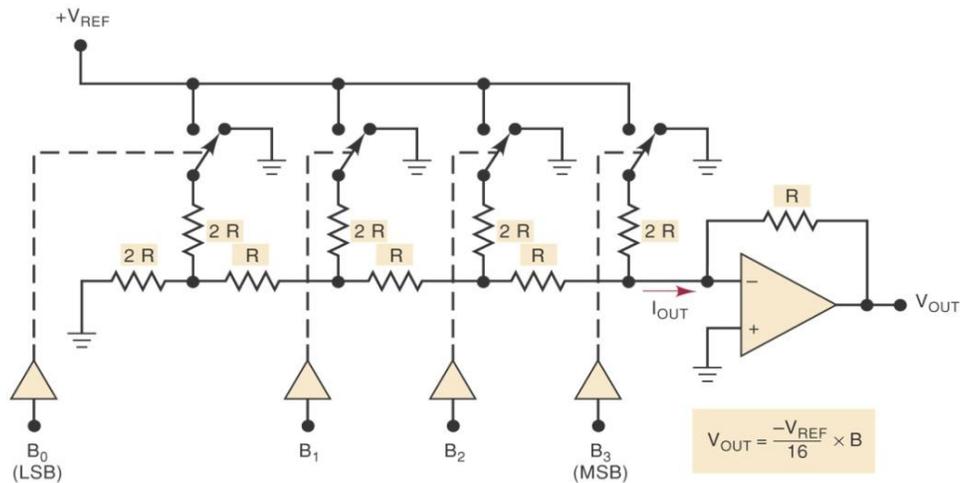


Fig. 3.6 DAC de escalera R/2R

Nótese como están ordenadas las resistencias y como se utilizan dos valores distintos R y 2R. La corriente I_{SAL} depende de las posiciones de los cuatro interruptores y las entradas binarias B3B2B1B0 controlan los estados de los interruptores. A esta corriente se le permite fluir a través de un amplificador operacional convertidor de corriente a voltaje para desarrollar V_{SAL} se obtiene mediante la expresión:

$$V_{SAL} = \frac{-V_{REF}}{16} \cdot xB$$

Donde B es el valor de la entrada binaria, la cual puede variar de 0000 (0) a 1111 (15)

Ejemplo 5: Suponga que $V_{REF} = 10V$ para el DAC en la figura 3.5 ¿Cuál es la resolución y la salida a escala completa de este convertidor?

Solución: La resolución es igual a la ponderación del LSB, la cual podemos determinar si establecemos $B=0001 = 1$ en la ecuación

$$V_{SAL} = \frac{-10}{16} \cdot x1$$

$$=-0.624V$$

A escala completa

$$V_{SAL} = \frac{-10}{16} \cdot x15 = -9.375V$$

3.4 Especificaciones de un DAC

3.4.1 Resolución

La resolución depende del número de bits por lo tanto un DAC que tenga mayor cantidad de bits tiene una resolución más fina (pequeña)

3.4.2 Precisión

Los fabricantes pueden especificar de varias formas la precisión, las más comunes son el **error a escala completa y el error de linealidad**, que por lo general se expresan como un porcentaje de la salida a escala completa del convertidor (%FS)

El error a escala completa es la desviación máxima de la salida del DAC de su valor esperado (ideal), lo cual se expresa como un porcentaje de la escala completa. Suponga un DAC que tenga una salida a escala completa de 9.375V y tiene una precisión de $\pm 0.01\%$, esto quiere decir que en cualquier momento en sus salida puede desviarse hasta $\pm 0.9375V$

$$\pm 0.01\% \times 9.375V = \pm 0.9375V$$

El **error de linealidad** es la máxima desviación en el tamaño del escalón, en base al tamaño de escalón ideal. Por ejemplo si el tamaño del escalón esperado por un DAC es de 0.625V. Si este convertidor tiene un error de linealidad de $\pm 0.01\%$, esto significa que el tamaño del escalón actual podría desviarse hasta $0.625V \times \pm 0.01\%$

3.4.3 Error de desplazamiento

En teoría la salida de un DAC será cero volts cuando todos los bits de la entrada binaria sean 0. No obstante, en la práctica habrá un voltaje de salida muy pequeño para este caso; a esto se le conoce como error de desplazamiento. Si este error de desplazamiento no se corrige se agregara a la salida esperada del DAC para todos los casos de entrada. Por ejemplo digamos que un DAC de cuatro bits tiene un error de desplazamiento de +2mV y un tamaño de escalón perfecto de 100mV, este error se le agregara y quedara en 102mV.

3.4.4 Tiempo de Estabilización

Es el tiempo requerido para que la salida del DAC cambie de cero a escala completa a medida que la entrada binaria se cambie de todos los bits en 0 a todos los bits en 1. En realidad el tiempo de estabilización se mide como el tiempo que tarda la salida del DAC en estabilizarse dentro de un intervalo no mayor a $\pm 1/2$ del tamaño del escalón (resolución de su valor final). Por ejemplo si un DAC tiene una resolución de 10mV, el tiempo de estabilización se mide como el tiempo que tarda la salida en estabilizarse dentro de un intervalo no mayor a 5mV del valor de su escala completa.

Los valores típicos para el tiempo de estabilización varían entre 50ns y 10 μ s. Hablando en general los DACs con una salida de corriente tendrán tiempos de estabilización más cortos que los DACs con salidas de voltajes.

3.4.5 Monotonicidad

Un DAC en monotonico si su salida se incrementa a medida que se incrementa la entrada binaria de un valor al siguiente. Otra forma de decirlo es que la salida tipo escalera no tendrá escalones descendentes a medida que se incremente la entrada binaria de cero a escala completa.

3.5 IC DAC

El AD7524, un IC CMOS disponible de varios fabricantes es un convertidor D/A de 8 bits que utiliza una red de escalera R/2R. Su símbolo de bloque se muestra en la figura 3.7, este DAC tiene una entrada de ocho bits que puede fijarse en forma interna bajo el control de las entradas de selección de chip (CS) y Write(WR). Cuando ambas entradas de control están en BAJO, las entradas de datos digitales $D_7 - D_0$ producen la corriente de salida analógica I_{OUT1} (por lo general I_{OUT2} esta aterrizada). Cuando una de las entradas de control cambia a ALTO se fijan los datos de entrada digitales y salida analógica permanece en el nivel correspondiente a esos datos digitales fijos. Los cambios subsiguientes en las entradas digitales no tendrán efecto sobre I_{OUT1} en este estado de fijación.

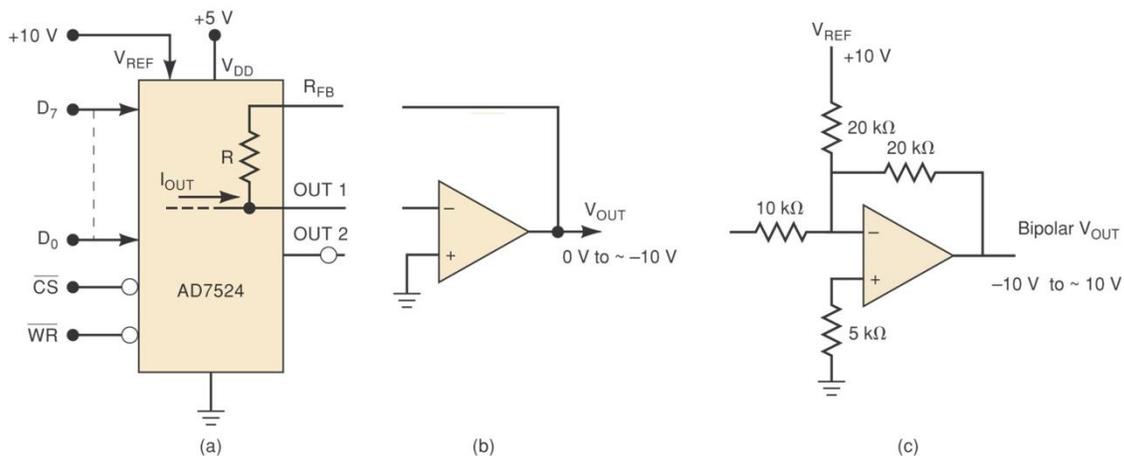


Fig. 3.7 a) DAC AD7524 b) Convertidor de Corriente a Voltaje c) Configuración para un convertidor Bipolar

El tiempo de estabilización del AD7524 es de 100ns y su precisión de escala completa está clasificada a $\pm 0.2\%$ FS. El Voltaje de referencia puede variar desde 0 a 25V. La salida de corriente puede convertirse en un voltaje mediante el uso de un amplificador operacional conectado como la Figura 3.7b. Observe que la resistencia de retroalimentación del amplificador operacional ya se encuentra dentro del DAC. También se puede agregar la configuración de la Figura 3.7c para obtener un convertidor bipolar de -10V a 10V.

3.6 Aplicación de los DACs

3.6.1 Control

La salida digital de una computadora puede convertirse en una señal de control analógico para ajustar la velocidad de un motor, la temperatura o para controlar una variable física.

3.6.2 Prueba Automática

Las computadoras pueden programarse para generar señales analógicas (a través de un DAC) necesarias para probar circuitos analógicos. La respuesta analógica de estos circuitos se convierte de nuevo en un valor digital mediante un ADC para que la información se pueda almacenar, visualizar y analizar.

3.6.3 Reconstrucción de Señales

Una señal analógica se digitaliza tomando puntos sucesivos en la señal los cuales se convierten en sus equivalentes digitales y se almacenan en memoria. Esta conversión se realiza mediante un ADC después se puede utilizar un DAC para convertir los datos digitalizados en datos analógicos con lo cual se reconstruye la señal original.

3.6.4 Control de Amplitud Digital

Pueden utilizarse para reducir la amplitud de una señal analógica de tal forma que un sistema digital puede controlar cosas tales como el volumen de un sistema de audio o la amplitud de un generador de funciones.

3.6.5 Conversión A/D

Varios tipos de ADCs utilizan DACs como parte de su circuito, el cual lo veremos a continuación.

3.7 Conversión Análogo Digital (ADC)

Un convertidor analógico – digital toma un voltaje de entrada analógico y después de cierto tiempo produce un código de salida digital que representa a la entrada analógica. Por lo general el proceso de conversión A/D es más complejo y consume mucho más tiempo que el proceso D/A.

Varios tipos importantes de ADCs utilizan un DAC como parte de sus circuitos. La Figura muestra un diagrama de bloques general para esta clase de ADC. La sincronización para la operación se proporciona mediante la señal de reloj de entrada. La unidad de control contiene los circuitos lógicos para generar la secuencia apropiada de operaciones en respuesta a la **SEÑAL DE INICIO**, el cual inicia el proceso de conversión. El amplificador operacional comparador tiene dos entradas analógicas y una salida digital que cambia de estado, dependiendo de cuál de las entradas analógicas sea mayor.

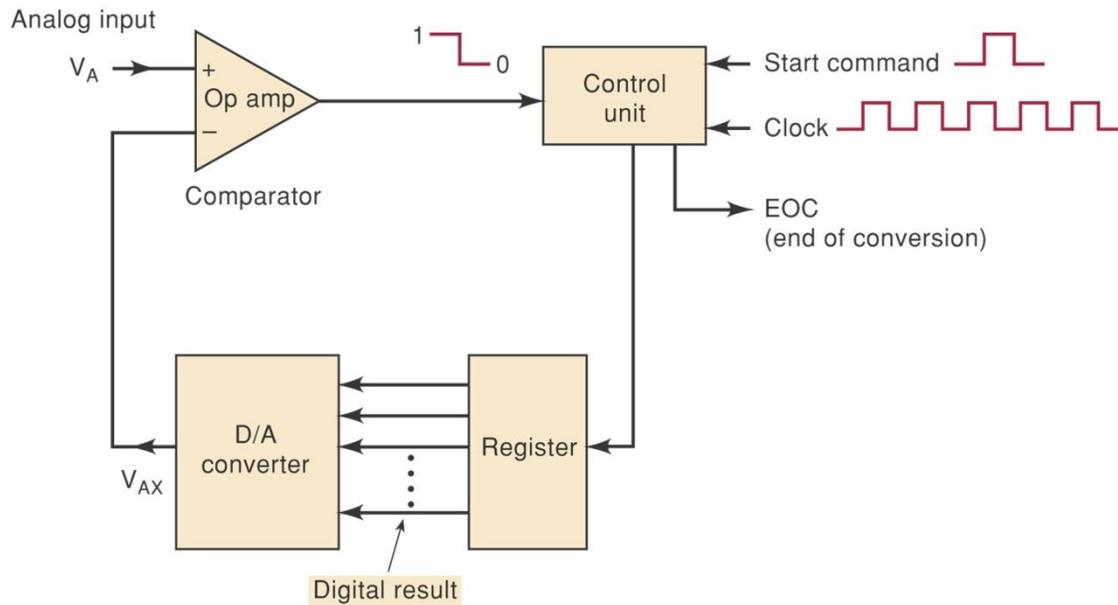


Fig. 3.8 Diagrama de Bloques de un ADC

La operación básica de los ADCs de este tipo consiste en los siguientes pasos:

1. Pulsar SEÑAL DE INICIO inicia la operación.
2. A una velocidad determinada por el reloj, la unidad de control modifica en forma continua el número binario que se almacena en el registro.
3. El DAC convierte el número binario del registro en un voltaje analógico V_{AX} .
4. El Comparador compara V_{AX} con la entrada analógica V_A . Mientras que $V_{AX} < V_A$ la salida del comparador permanecerá en ALTO. Cuando V_{AX} se exceda de V_A por cuando menos una cantidad igual a V_T (voltaje de umbral), la salida del comparador cambiara a BAJO y detendrá el proceso de modificación del número de registro. En este punto V_{AX} será una aproximación cercana a V_A . El numero digital en el registro, que viene siendo el equivalente digital de V_{AX} es también el equivalente digital aproximado de V_A dentro de la resolución y la precisión del sistema.
5. La lógica de Control activa la señal de fin de conversión (EOC) cuando se completa esta.

3.6.1 ADC de Rampa Digital

La figura 3.9 utiliza un contador binario como registro y permite que el reloj incremente el contador un intervalo a la vez, hasta que $V_{AX} \geq V_A$. A este ADC se le conoce como **ADC de Rampa Digital** debido a que la forma de onda en V_{AX} es una rampa de intervalo por intervalo (en realidad una escalera). También se le conoce como ADC tipo contador.

Contiene un contador, un DAC, un comparador analógico y una compuerta AND de control. La salida del comparador sirve como la señal de fin de conversión \overline{EOC} activa en BAJO. Si suponemos que V_A el voltaje analógico que se va a convertir es positivo, la operación sería la siguiente:

1. Se aplica un pulso de INICIO para restablecer el contador a 0. El nivel ALTO en INICIO también inhibe los pulsos de reloj para que no pasen a través de la compuerta AND y hacia el contador.
2. Si todos los bits de entrada son 0, la salida del DAC será $V_{AX} = 0V$
3. Como $V_A > V_{AX}$ la salida del comparador (\overline{EOC}) estará en ALTO.
4. Cuando INICIO regresa a BAJO, la compuerta AND se habilita y los pulsos de reloj pasan hacia el contador.
5. A medida que el contador avanza, la salida V_{AX} del DAC se incrementa conforme a la cuenta como se ilustra en la Figura b.
6. Este proceso continua hasta que V_{AX} llega a un valor mayor a V_A por una cantidad igual o mayor a V_T (por lo general de 10 a $100\mu V$). En este punto EOC cambiara a BAJO e inhibirá el flujo de pulsos que van hacia el contador y este dejara de contar.
7. El proceso de conversión esta ahora completo como lo indica la transición de ALTO a BAJO en EOC y el contenido del contador es la representación digital de V_A .
8. El contador retendrá el valor digital hasta que el siguiente pulso INICIO comience una nueva conversión.

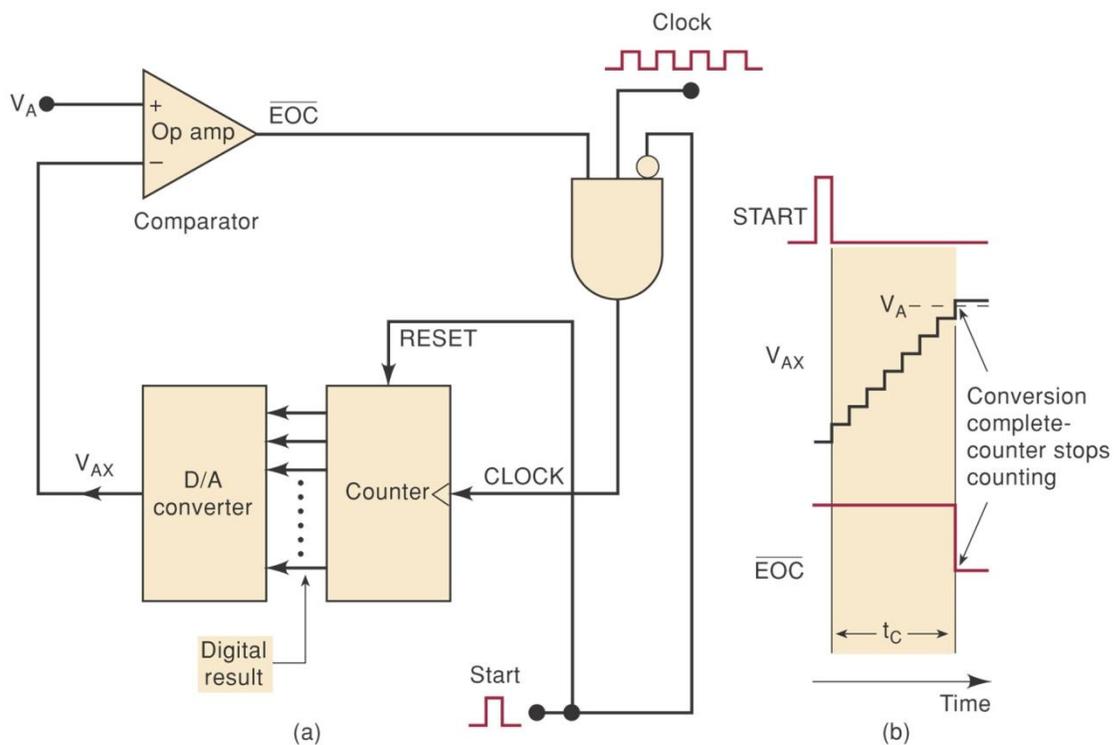


Fig. 3.9 ADC de Rampa Digital o Tipo Contador

Ejemplo: Suponga los siguientes valores para el ADC de la figura, el cual tiene una frecuencia de reloj = 1Mhz; $V_T = 0.1\text{mV}$; el DAC tiene una salida FS = 10.23V y una entrada de 10 bits. Determine los siguientes valores.

La resolución de este convertidor

El equivalente digital que se obtiene para $V_A = 3.728\text{V}$

El tiempo de Conversión.

Solución: El DAC tiene una entrada de 10 bits y una salida FS de 10.23V por lo tanto:

$$V_{SAL} = K * \text{Entrada Digital}$$

$$K = \frac{10.23\text{V}}{1023} = 10\text{mV}$$

b) $V_A = 3.728\text{V}$

$$V_{SAL} = K * \text{Entrada Digital}$$

$$\text{Entrada Digital} = \frac{V_{SAL}}{K} = \frac{372.81}{10} = 37.281 \approx 37 \text{ escalones} = 0101110101$$

c) Se requirieron 373 intervalos para completar la conversión. Por lo tanto se produjeron 373 pulsos de reloj a la velocidad de uno cada microsegundo. Esto nos da un tiempo total de 373 μs .

Resolución y Precisión A/D

Al reducir el tamaño del escalón podemos reducir el error potencial pero siempre habrá una diferencia entre la cantidad real (analógica) y el valor digital que se le asigne. A esto se le conoce como error de cuantización. Por lo tanto V_{AX} es una aproximación al valor de V_A y lo mejor que podemos esperar es que V_{AX} se encuentre dentro de un intervalo menor a 10mV de V_A si la resolución (tamaño del escalón) es de 10 mV. Este error se puede reducir si se incrementa el número de bits en el contador y en el DAC.

Una práctica común es hacer el error de cuantización simétrico alrededor de un múltiplo de la resolución, para que sea de $\frac{1}{2}$ LSB. Para ello hay que asegurarse que la salida cambie a $\frac{1}{2}$ unidad de resolución por debajo y por encima del voltaje nominal. Por ejemplo si la resolución es de 10mV entonces la salida del A/D cambiara en teoría de 0 a 1 a 5mV y de 1 a 2 a 15mV.

La especificación de precisión refleja el hecho de que la salida de cualquier ADC no cambia de un valor binario al siguiente en el voltaje de entrada exacto que se haya prescrito. Algunos cambian a un voltaje un poco mayor de lo esperado y algunos a un voltaje un poco menor

Ejemplo: Cierta ADC de 8 bits tiene una entrada a FS de 2.55V (es decir $V_A = 2.55V$ para una salida digital de 11111111). Tiene un error especificado de $\pm 1/4$ LSB: Determine la máxima cantidad de error en la medición.

Solución: El tamaño del escalón es igual $2.55V / 2^8 - 1$ el cual da 10mV. Esto significa que aunque el DAC no tenga imprecisiones la salida V_{AX} solo puede cambiar en intervalos de 10mV, esto es llamado error de cuantización. El error especificado de $\pm 1/4$ LSB es igual a 2.5mV lo que significa que V_{AX} puede desplazarse por una cantidad máxima de hasta 2.5mV. Así el error total podría ser de $10mV + 2.5mV = 12.5mV$

Tiempo de Conversión t_c

Es el tiempo entre el final del pulso INICIO y la activación de la salida EOC. El contador empieza a contar desde cero y avanza en forma ascendente hasta que V_{AX} se excede de V_A punto en el cual EOC cambia a BAJO para finalizar el proceso de conversión. Debe quedar claro que el tiempo de conversión t_c depende de V_A . Un valor más grande requerirá mas escalones antes de que el voltaje de la escalera exceda a V_A .

El tiempo máximo de conversión ocurrirá cuando V_A se encuentre justo debajo de la escala completa de manera que V_{AX} deberá avanzar hasta el último intervalo para activar a EOC.

$$t_c(\max) = (2^N - 1) \text{ ciclos de reloj}$$

3.7 Adquisición de Datos.

El proceso mediante el cual la computadora adquiere datos analógicos digitalizados se llama **adquisición de datos**. Al proceso de adquirir el valor de un solo punto de datos se le conoce como **muestreo** de la señal analógica y por lo general a ese punto se le conoce como **muestra**.

La figura 3.10 muestra como se conecta una microcomputadora a un ADC de rampa digital con el propósito de adquirir datos. La computadora genera los pulsos de INICIO (START) que comienzan cada nueva conversión A/D. La señal \overline{EOC} (Fin de Conversión) del ADC se alimenta a la computadora, que a su vez monitorea \overline{EOC} para averiguar cuando se completa la conversión; después transfiere los datos digitales de la salida ADC hacia su memoria.

Las formas de onda mostrada en la Figura 3.10b ilustran como una computadora adquiere una versión digital de la señal analógica V_A . El proceso comienza en t_0 cuando la computadora genera un pulso INICIO para comenzar un ciclo de conversión A/D. La conversión se completa en t_1 cuando la escalera primero excede de V_A y \overline{EOC} cambia a **BAJO**. Esta transición indica a la computadora

que el ADC tiene una salida digital que ahora representa el valor de V_A en el punto a y la computadora cargara estos datos en su memoria.

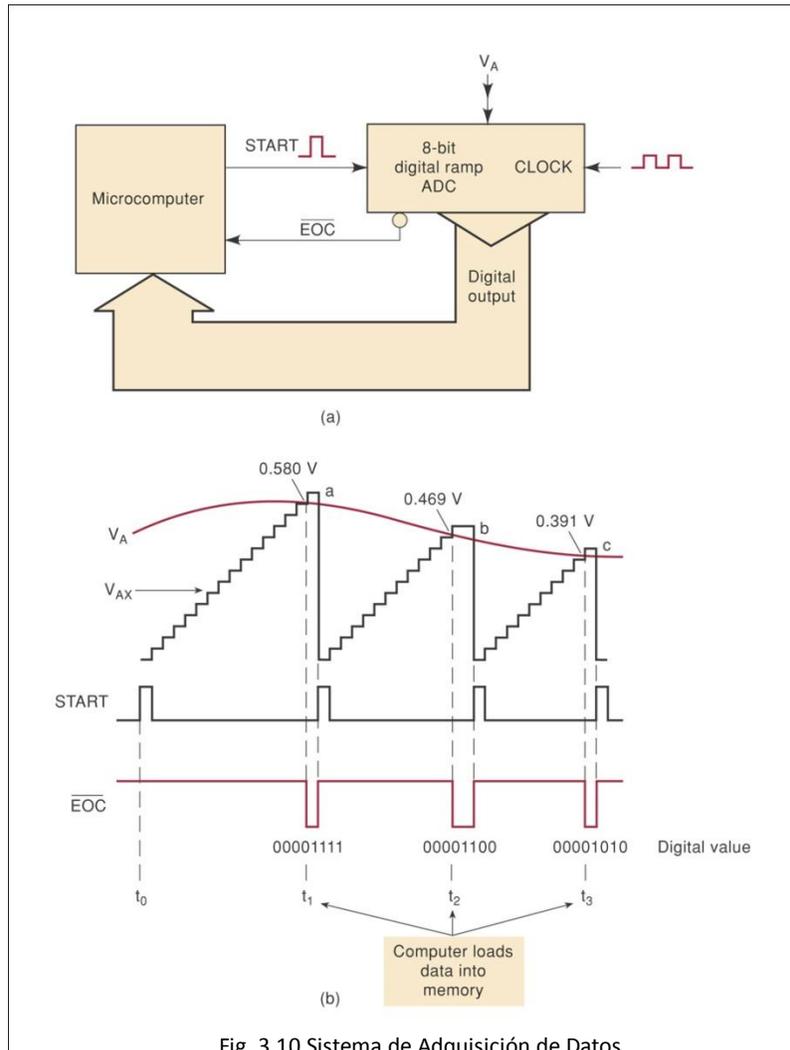


Fig. 3.10 Sistema de Adquisición de Datos

La computadora genera un nuevo pulso INICIO poco después de t_1 para iniciar un segundo ciclo de conversión. Observe que esto restablece la escalera a 0 y \overline{EOC} regresa a ALTO debido a que también restablece el contador en el ADC. La segunda conversión termina en t_2 cuando la escalera se excede de nuevo de V_A . Después la computadora carga los datos digitados que corresponden al punto b en su memoria. Estos pasos se repiten sucesivamente. El proceso mediante el cual la computadora genera un pulso INICIO, monitorea \overline{EOC} y carga los datos del ADC se lleva a cabo bajo el control de un programa de computadora.

Reconstrucción de una señal digitalizada

En la figura 3.10b el ADC opera a su máxima velocidad ya que se genera un nuevo pulso INICIO justo después de que la computadora adquiere los datos de salida del ADC de la conversión anterior. Observe que los tiempos de conversión no son constantes ya que el valor analógico está cambiando. El problema con este método para almacenar una forma de onda es que para poder reconstruir la forma de onda tendríamos que conocer el punto en el tiempo en el que se va a trazar cada uno de los valores de datos. Por lo general cuando se almacena una forma de onda digitalizada las muestras se toman a intervalos fijos a una velocidad que sea por lo menos dos veces mayor que la frecuencia más alta en la señal analógica, a este teorema se le conoce como teorema de Nyquist.

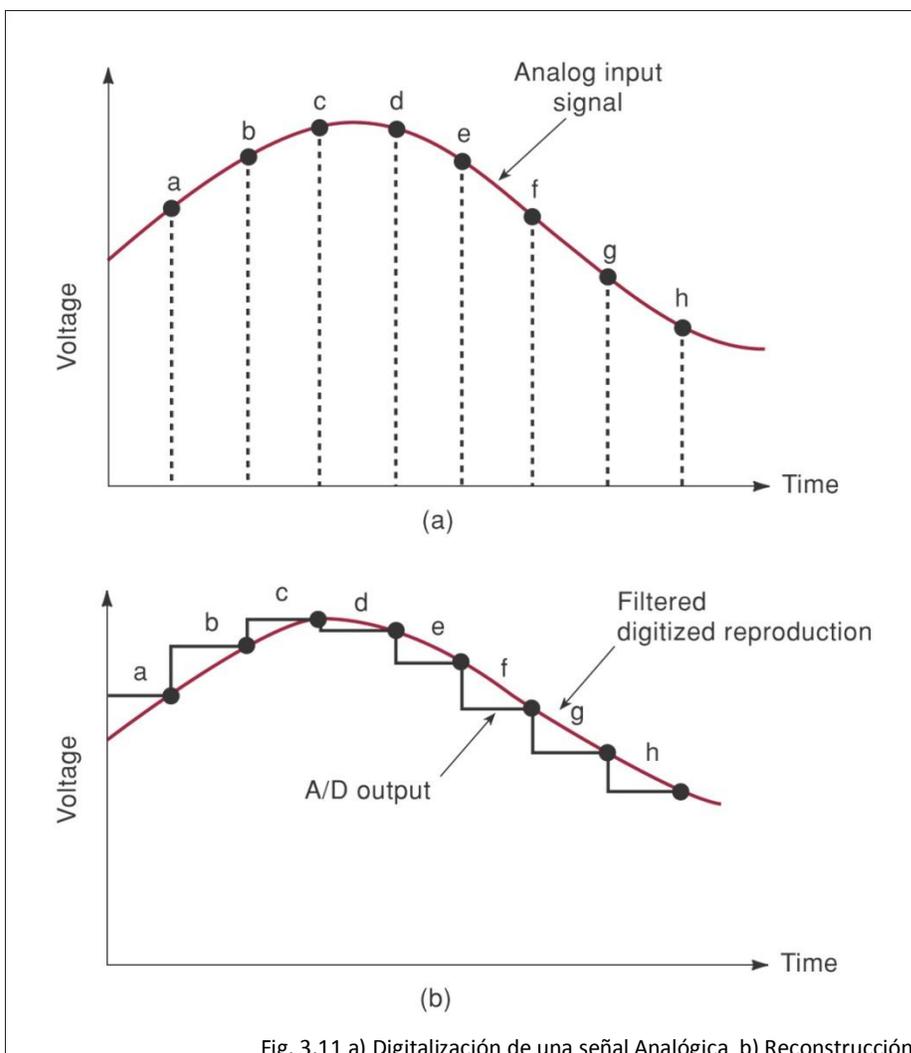


Fig. 3.11 a) Digitalización de una señal Analógica b) Reconstrucción de la Señal

En la Figura 3.11a podemos ver como el ADC realiza conversiones en forma continua para digitalizar la señal de entrada en los puntos a, b, c, d y así sucesivamente. Si se utilizan estos valores digitales para reconstruir la señal el resultado se verá como la figura 3.11b. La señal en

forma en escalera es una aproximación de la señal de entrada analógica mientras que la otra señal superpuesta es la repuesta que saldría a través de un filtro paso bajo RC. Vemos que esta salida es una representación bastante buena de la señal analógica de entrada.

Traslape Espectral

Obviamente la meta de esta conversión A/D y D/A es la reconstrucción casi idéntica a la señal original. Para poder evitar pérdida en la información, la señal entrante debe muestrearse a una velocidad mayor que el doble de componente de frecuencia más alta en la señal entrante. Por ejemplo si la frecuencia más alta de un sistema de audio será menor de 10Khz, debe muestrearse la señal de audio a 20Khz (frecuencia de Muestreo) es decir 20000 muestras por segundo. Si por algún motivo existe una frecuencia mayor a 10Khz ocurrirá un fenómeno llamado **traslape espectral** donde por ejemplo si existe una frecuencia de 12Khz mayor que 10Khz el sistema digital no ignorara esta frecuencia sino lo que hará será la diferencia entre la frecuencia de muestreo y en este caso la frecuencia de 12Khz creando una señal con una frecuencia de 8Khz la cual se considerara como una **frecuencia fantasma**, esto quiere decir que en vez de escuchar una frecuencia de audio de 12Khz escucharemos una frecuencia totalmente diferente de 8Khz.

Otro ejemplo de este problema sucede cuando se submuestrea. Por ejemplo una señal senoidal de 1.9Khz se muestrea a una frecuencia de 2Khz ($F_s = 2Khz$), aquí no se respeta el teorema de Nyquist donde la frecuencia de muestreo tiene que ser el doble de la máxima frecuencia de la señal entrante. Podemos ver en la Figura 3.12 el efecto causado por el submuestreo donde se puede apreciar la mala reconstrucción de la señal debido a las pocas muestras tomadas de la señal original viendo de manera clara la frecuencia fantasma de 100Hz.

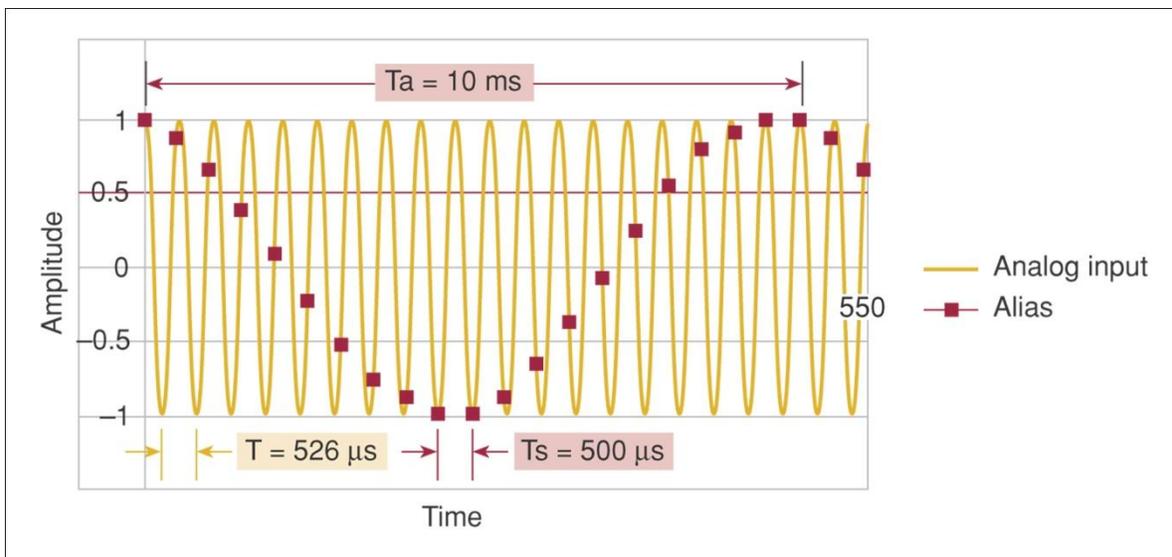


Fig. 3.12 Efecto de Submuestreo

3.8 ADC de Aproximaciones Sucesivas

Es uno de los tipos de ADC más utilizados por poseer circuitos más complejos que el ADC de Rampa Digital pero un tiempo de conversión mucho más corto. Este tipo de convertidores tienen un valor fijo para el tiempo de conversión, el cual no depende del valor de la entrada analógica. El arreglo básico se muestra en la figura 3.13, el SAC no utiliza un contador para proporcionar la entrada del bloque del DAC, sino que utiliza un registro.

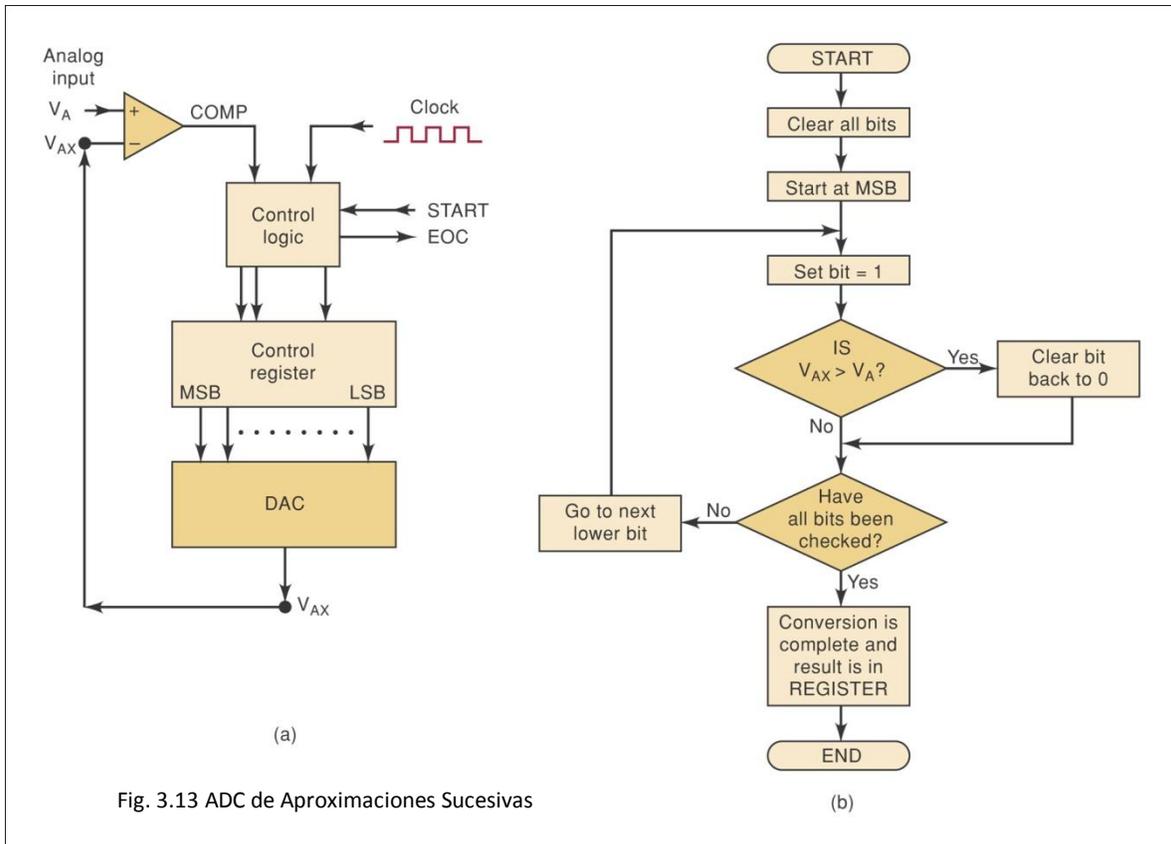


Fig. 3.13 ADC de Aproximaciones Sucesivas

La lógica de Control modifica el contenido del registro bit por bit, hasta que los datos del registro sean el equivalente digital de la entrada analógica V_A dentro de la resolución del convertidor. La lógica de operación se da mediante el diagrama de flujo de la figura 3.13b.

Para explicar este convertidor haremos un ejemplo mostrado en la figura 3.14a donde el tamaño del escalón sea de 1V, el número de bits del ADC sea de 4 bits y el voltaje de entrada analógico $V_A = 10.4V$. La operación comienza cuando la lógica de control borra a todos los bits de registro para dejarlos en 0, de manera que $Q_3 = Q_2 = Q_1 = Q_0 = 0$ expresaremos esto como $[Q] = 0000$. Esto hace que $V_{AX} = 0$ como se indica en el tiempo t_0 en el diagrama de sincronización de la figura 3.14b. Cuando $V_{AX} < V_A$, la salida del comparador está en ALTO.

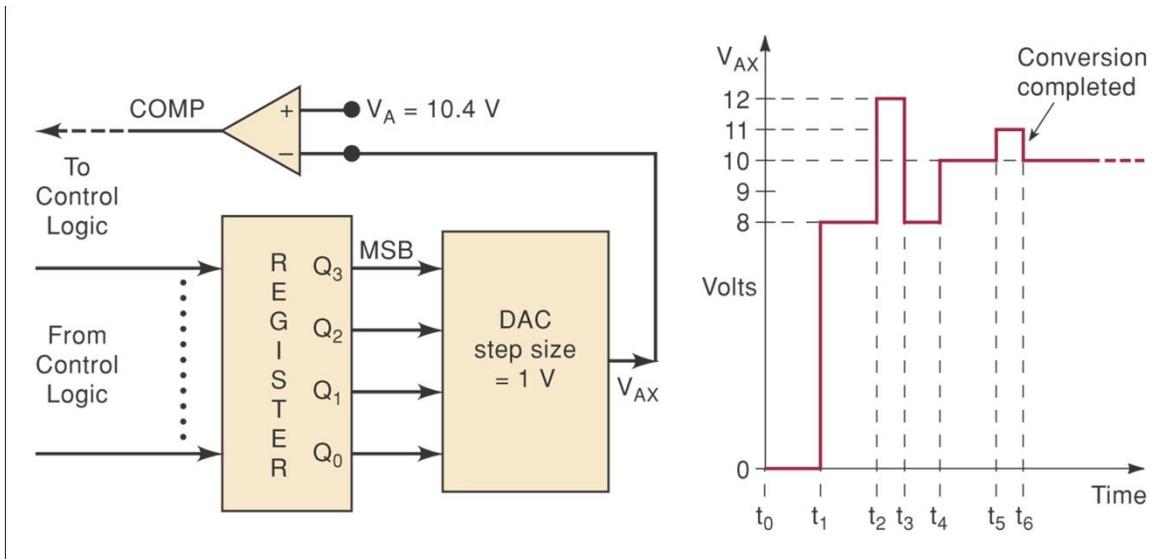


Fig. 3.14 ADC de Aproximaciones Sucesivas de 4 bits

En el siguiente intervalo t_1 la lógica de control establece el MSB del Registro en 1, de manera que $[Q] = 1000$. Esto produce un $V_{AX} = 8$. Como $V_{AX} < V_A$, la salida COMP aun se encuentra en ALTO. Este nivel ALTO indica a la lógica de control que el ajuste del MSB no hizo que V_{AX} se excediera de V_A , por lo cual el MSB se mantiene en 1.

Ahora la lógica de control procede con el siguiente bit inferior Q_2 al que en 1 para producir $[Q] = 1100$ y $V_{AX} = 12$ en el tiempo t_2 . Como $V_{AX} > V_A$ la salida COMP cambia a BAJO. Este nivel BAJO indica a la lógica de control que el valor de V_{AX} es demasiado grande, por lo que la lógica de control procede a borrar Q_2 de vuelta a 0 en t_3 . Por lo tanto en t_3 el contenido del registro se regresa a 1000 y V_{AX} se regresa a 8V.

El siguiente intervalo ocurre en t_4 , en donde la lógica de control establece el siguiente bit inferior Q_1 de manera que $[Q] = 1010$ y $V_{AX} = 10$. Cuando $V_{AX} < V_A$ COMP está en ALTO e indica a la lógica de control que mantenga a Q_1 en 1. El intervalo final ocurre en t_5 en donde la lógica de control establece el siguiente bit Q_0 de manera que $[Q] = 1011$ y $V_{AX} = 11$. Como $V_{AX} > V_A$, COMP cambia a BAJO para indicar que V_{AX} es demasiado grande y la lógica de control borra a Q_0 de vuelta a 0 en t_6 .

En este punto la conversión esta completa y la lógica de control activa su salida \overline{EOC} para indicar que el equivalente digital de V_A se encuentra ahora en el registro. Para este ejemplo la salida digital para $V_A = 10.4$ es $[Q] = 1010$

NOTA: Hasta aquí finaliza el resumen de la tercera unidad pero les queda de tarea leerse en el libro de Ronald Tozzi en el capítulo correspondiente llamado Interface con el Mundo Analógico los temas de:

ADC tipo Flash

Otros Métodos de Conversión A/D

Circuitos de Muestreo y Retención