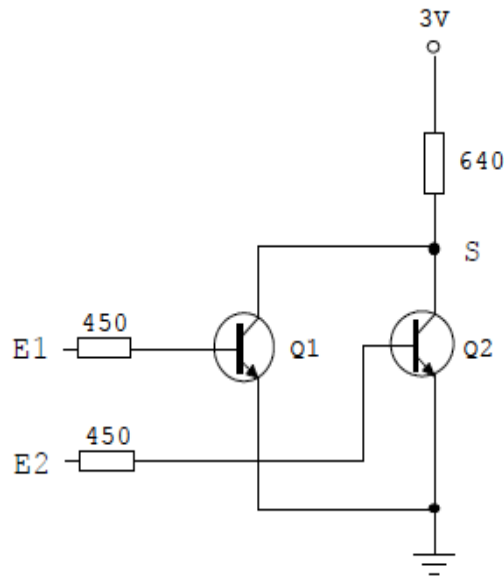


Familia lógica RTL

RTL son las iniciales de las palabras inglesas **R**esistor, **T**ransistor, **L**ogic. Es decir es una familia cuyas puertas se construyen con resistencias y transistores. Fue la primera **familia lógica** en aparecer antes de la tecnología de integración. Pertenece a la categoría de familias lógicas bipolares. El esquema básico de una puerta NOR es el siguiente:



Características de esta familia

- Puerta básica. NOR
- Frecuencia de utilización típica 8MHz
- Inmunidad al ruido BAJA
- Potencia típica disipada 12 mW
- Número de funciones realizables ALTO
- Intervalo de temperatura de funcionamiento -55°C a 125°C ó 0°C a 75°C
- Tensión de alimentación 3v
- Cargabilidad de salida (fan-out) BAJA

Es posible mejorar el tiempo de propagación añadiendo un condensador en paralelo con cada una de las resistencias R_c , con lo que obtendríamos una nueva familia lógica, que se denominaría RCTL. Sin embargo, el elevado número de resistencias y condensadores dificulta la integración por lo que tanto esta técnica, como la RTL, no se utiliza en los modernos diseños aunque pueda aún encontrarse en equipos muy antiguos.

La aparición de los circuitos DTL, con su mayor velocidad e inmunidad al ruido significó el fin de los circuitos RTL

Familia lógica DTL

Las siglas DTL vienen de las iniciales de las palabras inglesas **Diode Transistor Logic**. Es decir estamos tratando con una familia compuesta básicamente por diodos y transistores (sin olvidar a las resistencias). Los diodos se encargan de realizar la parte lógica y el transistor actúa como amplificador inversor. Esta separación de funciones nos permite empezar a estudiar esta familia viendo cómo se construye la lógica con los diodos.

En las DTL se observa que la impedancia de salida a nivel alto es tres veces mayor que en RTL. Si consideramos que una puerta DTL va a excitar a una serie de puertas de su misma familia conectadas a su salida, y que cada una de ellas tiene una capacidad parásita a masa, veremos que las capacidades de las puertas de carga aparecen en paralelo y de la que nos resultará una constante de tiempo de valor igual al producto del número de puertas por la capacidad parásita y por la resistencia de salida de la puerta que soporta la carga. De donde resultará, como principal consecuencia o característica, que nos disminuirá considerablemente la velocidad de conmutación en las transiciones de un nivel a otro.

Características de esta familia

- Puerta básica. NAND
- Frecuencia de utilización típica Entre 12MHz y 30MHz
- Inmunidad al ruido BUENA
- Potencia típica disipada 8mW a 12mW
- Número de funciones realizables ALTO
- Intervalo de temperatura de funcionamiento -55°C a 125°C ó 0°C a 75°C
- Tensión de alimentación 5v
- Cargabilidad de salida (fan-out) Limitada a 8 por el fabricante
- la velocidad de conmutación, en el caso que estamos considerando viene fijada por: la velocidad de los dispositivos que la componen y Las constantes de tiempo de los circuitos.

Otro aspecto que hay que considerar es la inmunidad al ruido, debido básicamente a las interferencias producidas por el ambiente exterior al circuito y a la alta impedancia que suelen ofrecer estas puertas. Para evitar esto último se crearon las puertas HTL, de funcionamiento análogo a las DTL, introduciendo un diodo zener en lugar del diodo convencional utilizado para las puertas DTL.

Familia Lógica ECL (Lógica Emisor Acoplado)

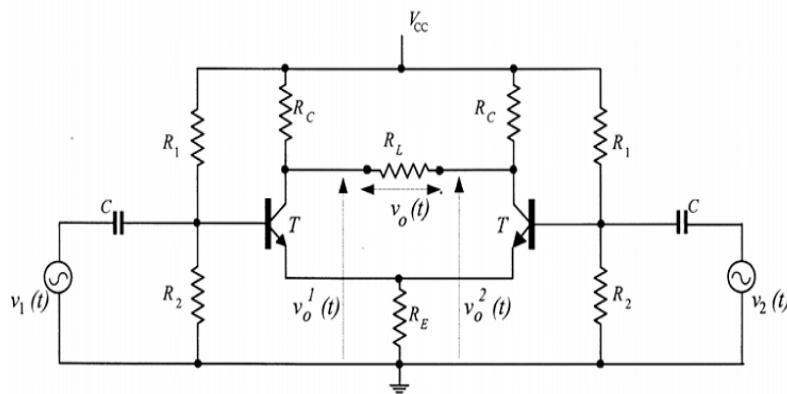
La familia ECL, lo que quiere decir Lógica de Emisores Acoplados (emitter-coupled logic) son unos circuitos integrados digitales los cuales usan transistores bipolares, pero a diferencia de los TTL en los ECL se evita la saturación de los transistores, esto da lugar a un incremento en la velocidad total de conmutación. La familia ECL opera bajo el principio de la conmutación de corriente, por el cual una corriente de polarización fija menor que la corriente del colector de saturación es conmutada del colector de un transistor al otro. Este tipo de configuraciones se les conoce también como la lógica de modo de corriente (CML; current-mode logic).

El circuito básico para los ECL es principalmente la configuración de amplificador diferencial. El funcionamiento de este amplificador es muy simple, se tiene una corriente fija I_E que es producida por la fuente VEE, esta corriente que pasa a través de la resistencia de $1k$ permanece alrededor de 3 mA durante la operación normal de la compuerta. Ahora bien, depende del nivel de voltaje en la base de los transistores de entrada para definir que transistor debe conducir, esto significa que la corriente cambiará entre el colector de Q1 y Q2 y el de Q3. Los niveles lógicos para la familia ECL son los siguientes:

0 lógico -1.7 V

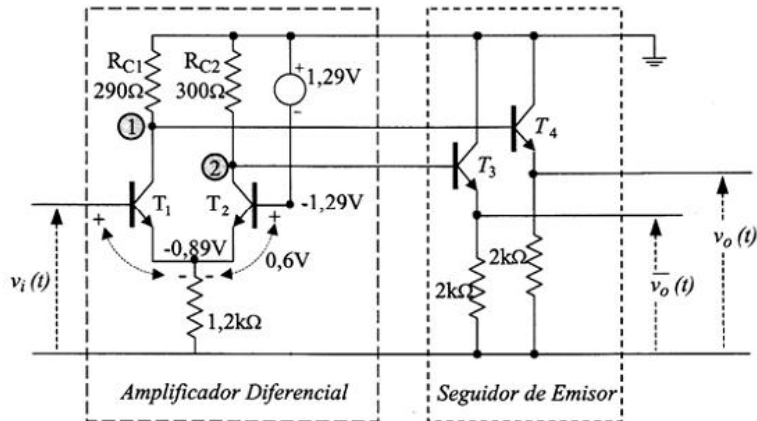
1 lógico -0.8 V

Amplificador diferencial



El circuito posee dos entradas v_1 y v_2 y dos salidas v_o^1 y v_o^2 . Dada la simetría del circuito, al tomar la salida entre los dos colectores, se elimina la parte común y solo queda la diferencia.

Inversor ECL



Compuesto por un amplificador diferencial y dos seguidores de emisor.

Un nivel lógico "1" de entrada provoca la conducción de T1, pero a medida que T1 empieza a conducir provoca que T2 se vaya cortando, lo que provoca que T1 conduzca más. Este efecto provoca que la transición se produzca en un tiempo inferior, consiguiendo con ello menores tiempos de transición en la familia.

Características

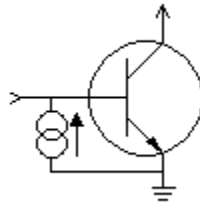
- Los transistores nunca se saturan, esto hace que la velocidad de conmutación sea muy alta.
- El tiempo común de retardo es de 2ns.
- Los márgenes de ruido en el peor de los casos son de 250 mV.
- La disipación de potencia de una compuerta es de 40 mW.
- Su voltaje de alimentación negativo y niveles lógicos, que no son compatibles con las demás familias y esto dificulta el uso de las ECL en conjunción con los circuitos TTL y MOS.
- El flujo de corriente total en el circuito ECL permanece constante, no importa su estado lógico.

Familia Lógica IIL o I²L (Lógica de Inyección Integrada)

La **lógica de inyección integrada** (en inglés *integrated injection logic*, IIL, I²L o I²LS) es una familia de circuitos digitales construidos con transistores de juntura bipolar de colector múltiple (BJT). Cuando se introdujo su velocidad era comparable a los TTL además de que casi eran de tan baja potencia como los CMOS, Volviéndose ideal para su uso en circuitos integrados VLSI.

Aunque los niveles lógicos son muy cercanos entre sí (Alto: 0.7 V, Bajo: 0.2 V), I²L tenía una alta inmunidad al ruido debido a que operaba por corriente en vez de voltaje.

Operación



El corazón de un circuito I²L es el inversor de colector abierto y emisor común. Típicamente, un inversor consiste en un transistor NPN con el emisor conectado a tierra y la base alimentada por una corriente entrante. La entrada se supe por la base ya sea por una corriente aplicada (nivel lógico bajo) o una condición de alta impedancia (alto nivel lógico). La salida de un inversor es el colector. Además, el colector puede ser un puente que podría ir a tierra (nivel lógico bajo) o una condición de alta impedancia (nivel lógico alto)

Para entender cómo opera el inversor, es necesario entender el flujo de corriente, Si la corriente que alimenta es desviada a tierra (nivel lógico bajo), el transistor se apaga y el colector se queda abierto (nivel lógico alto). Si la corriente aplicada no está desviada a tierra debido a que la entrada está en alta impedancia (nivel lógico alto), la corriente aplicada fluye a través del transistor al emisor, conmutando al transistor, y permitiendo entrar a la corriente por la salida del inversor (nivel lógico bajo), esto hace que la salida del inversor únicamente deje entrar la corriente o ponerse en alta impedancia pero no será una fuente de corriente. Esto vuelve seguro conectar las salidas de inversores múltiples juntos para formar una compuerta AND. Cuando las salidas de dos inversores están alambradas, el resultado es un compuerta NOR de dos entradas debido a que la configuración (NOT A) AND (NOT B) es equivalente a NOT (A OR B).